

De 6502 microprocessor heeft 16 adresuitgangslijnen, A0-A15, samen de adresbus. Hiermee kan 64K aan geheugenruimte worden bestreken. Bij de KIM worden de adreslijnen A13, A14 en A15 niet gebruikt, zodat aan geheugenruimte slechts 8K beschikbaar is. Op de KIM-1 print wordt hiervan 4K gebruikt, waardoor er nog 4K geheugenruimte overblijft. De BEM-1 en de EPROM-print werden in deze ruimte geplaatst.

De geheugenruimte van de KIM is in blokken van 1K byte ingedeeld. Voor elke 1K is er een selectielijn, beginnend met K0 tot K7. De wijze waarop deze selectiesignalen ontstaan is belangrijk, zodat we hier dieper op ingaan.

De selectiesignalen worden opgewekt met een 74LS145. Dit is een BCD naar decimaal decoder met vier ingangen A, B, C en D en 10 uitgangen 0 tot en met 9. Een uitgang wordt nul als het nummer van die uitgang overeenkomt met het BCD-getal op de vier ingangen. In de KIM wordt de D-ingang via de connector (A-K, decode enable) aan aarde gelegd en op de A-, B- en C-ingang respectievelijk de adreslijnen A10, A11 en A12 aangesloten. Alleen de uitgangen 0 tot en met 7 kunnen nu laag worden, afhankelijk van de adresbus. Deze selectielijnen delen het geheugengebied van de KIM op in 8 blokken van 1K. De uitgang 0 wordt K0 genoemd etc. tot K7.

Deze wijze van adressedselectie heeft tot gevolg dat bij de KIM adres 0000 gelijk is aan adres 2000 en aan adres 4000, etc. Onafhankelijk van A13, A14 en A15 is de 74LS145 decoder altijd werkzaam.

Volledige geheugenuitbreiding

Om een volledig geheugengebied te verkrijgen, zullen de adreslijnen A13, A14 en A15 in de adressedselectie moeten worden opgenomen. Daartoe worden deze adreslijnen aan de A-, B- en respectievelijk C-ingang van een 74145-decoder (IC 6, in afb. 1) gelegd en de D-ingang aan aarde. Zo krijgen we 8 adressedselectielijnen, 8K0 tot 8K7. De lijn 8K0 wordt laag als de microprocessor adres 0000 tot 1FFF adresseert, etc. De 8K lijnen delen het geheugengebied dus op in 8 blokken van 8K.

De KIM geheugenadressen bevinden zich in de laagste 8K, de selectielijn 8K0 hoort hierbij. Door de D-ingang van de 74LS145, KIM-decoder (pen K van de applicationconnector), aan de lijn 8K0 te leggen inplaats van aan aarde, zullen de KIM-geheugenplaatsen kunnen worden geadresseerd. De hogere adressen zijn nu vrij, want dan is de lijn 8K0 hoog.

1K selectielijnen

De gangbare geheugen-IC's hebben 10 adreslijningangen en een CS (Chip Select) ingang. Op de CS-ingang zal dus een selectiesignaal voor 1K moeten worden aangesloten, want 10 adreslijnen geeft 1024 mogelijkheden. De KIM-decoder 74LS145 geeft de 1K selectielijnen voor het KIM-geheugengebied, dit zijn K1 tot en met K7. De KIM-decoder wordt geactiveerd door het 8K0-signaal. Op precies dezelfde wijze worden (met 8K1 en adreslijnen A10, A11 en A12), 1K selectielijnen met IC7 opgewekt, die aansluitend K8 tot K15 worden genummerd. Het 8K geheugenblok 2000 tot 3FFF is nu

opgedeeld in 8 stuks 1K blokken, geselecteerd door K8 tot K15.

Met nog een 74145 op dezelfde wijze aangesloten, maar nu met de D-ingang aan 8K2, krijgen we de 1K selectielijnen K16 tot en met K23, geheugengebied 4000 tot 5FFF.

Zo voortgaand kunnen we het gehele geheugengebied opdelen in 64 stuks 1K blokken, genummerd K0 tot en met K63 (en niet K65 zoals in de KIM-manual staat!).

Vectorselectie

Zeer belangrijke geheugenadressen zijn de adressen waar de interruptvectoren en de resetvector vandaan worden gehaald. Bij de 6502 zijn deze geheel boven in het geheugengebied geplaatst, adressen FFFA tot FFFF. Bij de KIM zonder de bovenbeschreven uitbreiding is adres FFFA gelijk aan adres 1FFA. Er bevindt zich een ROM op dat adres, waar de vectoren zoals het behoort vast in staan.

Gaan we nu het gehele geheugengebied gebruiken, dan is adres 1FFA niet meer gelijk aan FFFA en zal de vector van adres FFFA etc. worden gehaald. De bovenste geheugenruimte zal dus een ROM moeten bevatten, waar de vectoren in staan. Als we de KIM-monitor willen gebruiken zullen de vectoren precies hetzelfde zijn als de vectoren op adressen 1FFA.

Er is een eenvoudige truc mogelijk waardoor de vectoren nog steeds in de KIM ROM staan en toch het geheugen kan worden uitgebreid. De reden dat als decoder een 74145 is gekozen, is dat dit IC open collectoruitgangen heeft, het is dan mogelijk uitgangen samen te nemen. De truc is dat we de selectielijnen 8K0 en 8K7 samen nemen.

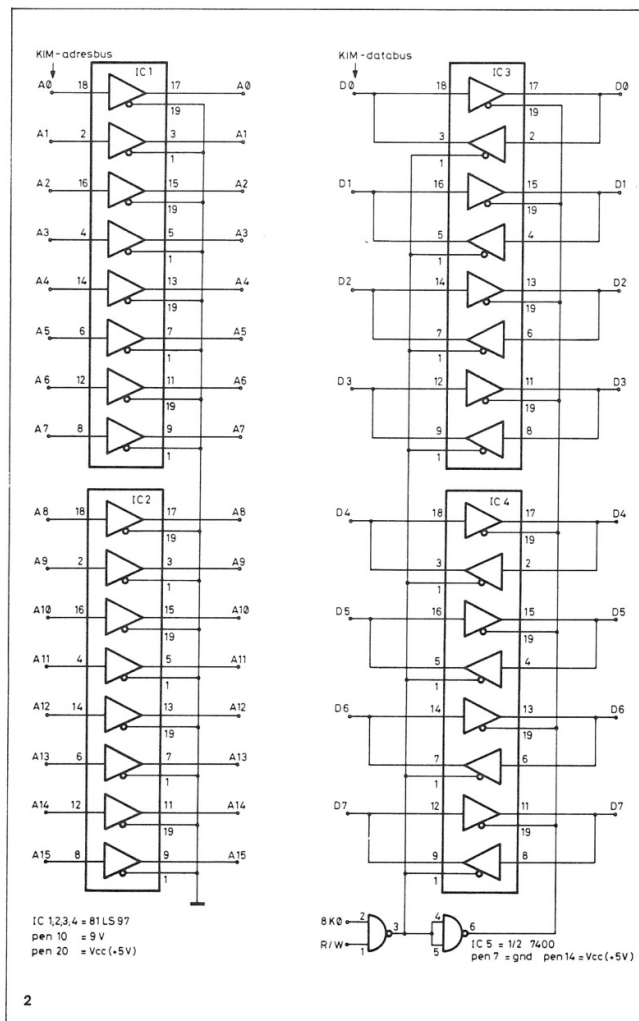
Adresruimte 0000 tot 1FFF valt nu samen met adresruimte E000 tot FFFF, zodat de vectoren van adres 1FFA tot 1FFF worden gehaald, weer uit de KIM ROM. De lijnen 8K1 tot en met 8K6 zorgen ervoor dat het geheugengebied 2000 tot D000 vrij is.

Het resultaat is dat er voor de KIM niets verandert, behalve dat er geheugen vanaf adres 2000 beschikbaar is.

Als voor alle adresdecoders 74145 IC's worden gebruikt, kunnen we de vectoren boven in elk willekeurig 1K blok x plaatsen door de bijbehorende Kx selectielijn met 8K7 te verbinden. Als ook 8K7 gebruikt is voor de selectielijnen K56 tot en met K63 gaat K64 de rol van 8K7 overnemen. Voorlopig zullen we wel genoeg hebben aan 8K2 tot 8K6 voor geheugenuitbreiding en de vectoren uit de KIM-monitor, zodat 8K0 en 8K7 op de print zijn doorverbonden.

Busbuffers

De 6502 microprocessor is aan TTL-schakelingen aangepast. Toch kunnen de uitgangen niet te zwaar worden belast, uit de gegevens van de 6502 is bekend dat een uitgang maximaal 1 TTL-ingang en een capaciteit van 130 pF kan sturen. Dit geldt voor alle uitgangen, ook voor de data-aansluitingen in de write-toestand. Geheugen-IC's zoals de 2102 en 2114 zijn meestal MOS IC's met hoogohmige ingangen met verwaarloosbare ingangsströmen. Niet verwaarloosbaar is de ingangscapaciteit, gemiddeld 10 pF per ingang. Ook lange kabels aan de bus vormen een flinke capacitieve belasting. Bufferen van de adres- en databus wordt noodzakelijk als er meer dan 8K geheugen aan de 6502



wordt gehangen.

Het bufferen van de adresbus is eenvoudig, omdat dit een eenrichtingsbus is. In afb. 2 is te zien hoe met twee stuks 81LS97, ieder 8 tri-state buffers bevattend, alle 16 adreslijnen, die van de KIM-print afkomen, zijn gebufferd.

Door de tri-state stuurlijnen vast aan aarde te leggen zijn deze buffers altijd werkzaam.

De databus is niet zo eenvoudig te bufferen, want dit is een bi-directionele bus. Data kunnen vanuit de microprocessor naar het geheugen worden gestuurd (write), maar ook de andere kant op is datatransport mogelijk (read). De stroomrichting van de data wordt aangegeven door het R/W signaal. R/W is laag bij een write operatie en hoog bij een read operatie. Een databusbuffer zal ook bi-directioneel moeten zijn. Dit is mogelijk door twee tri-state

buffers te koppelen: de ingang van

de ene aan de uitgang van de andere en omgekeerd (zie afb. 2). Slechts één van de tri-state buffers mag dan worden geactiveerd, wat wordt bepaald door de datastroomrichting. De databuslijn wordt dus voor beide stroomrichtingen gebufferd. De sturingang van de ene tri-state buffer zal de inverse van de sturingang van de andere tri-state buffer moeten zijn. Het stuursignaal voor de sturingangen zal het R/W-signaal zijn.

De bovenbeschreven wijze van databus bufferen gaat alleen maar goed als de buffer direct achter de microprocessor wordt geplaatst. Bij de KIM is dit niet mogelijk, de databus wordt ongebufferd aan de geheugen-IC's op de KIM-print toegevoerd. We zullen ons tevreden moeten stellen met het bufferen van de databus voor het geheugengedeelte dat niet voor de KIM is gereserveerd, dat wil zeggen voor het geheugengebied boven adres 2000. Dit houdt in dat de buffer niet mag worden geactiveerd in de richting van de microprocessor bij een read operatie uit het KIM geheugengedeelte. Het selectiesignaal 8K0 wordt daarom ook opgenomen in de stuursignalen voor de buffer, want 8K0 is laag bij adressen in het KIM geheugengebied.

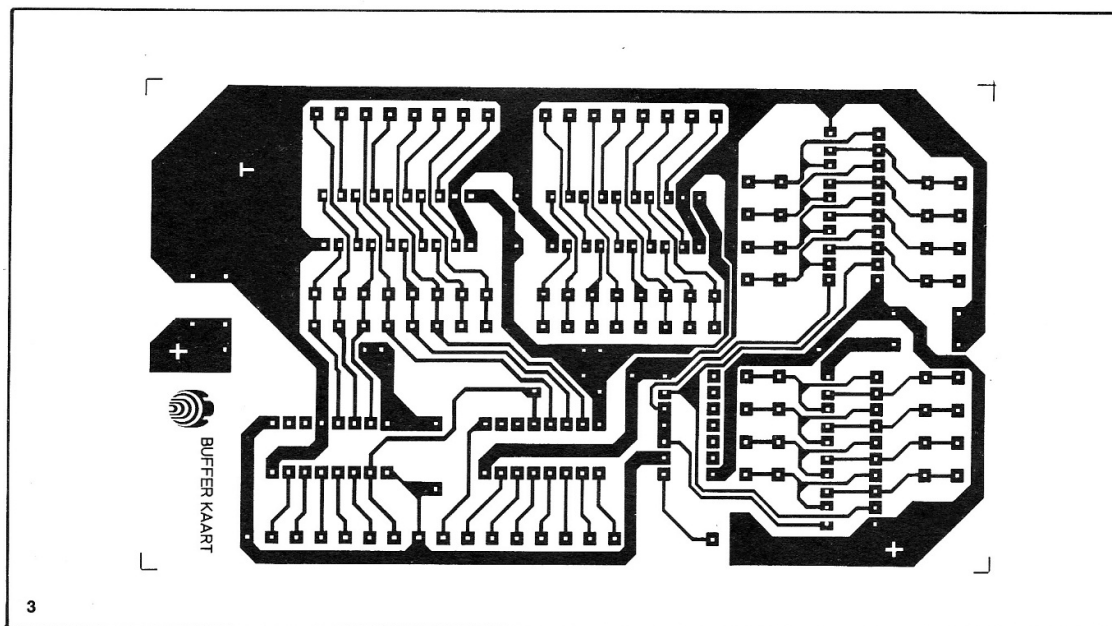
Dit leidt tot het volgende:

Bij een read operatie (R/W is hoog) uit het KIM geheugengebied (8K0 is laag) is de databuffer geactiveerd van de microprocessor af.

Bij een read operatie uit het geheugengebied boven adres 2000 is de databuffer geactiveerd naar de microprocessor toe. Bij een write operatie (R/W is laag) is de databuffer altijd geactiveerd van de microprocessor af.

De databuffer kan zo nooit tegelijk met een geheugen op de KIM-print tegelijk de databus willen sturen.

We hebben nu twee databussen, een ongebufferde databus op de KIM-print en een gebufferde databus voor het geheugengebied boven adres 2000. Voor geheugen in het gebied 0300 tot 13FF (K1 tot K4) zal de ongebufferde databus moeten worden gebruikt. De voor de vectorselectie benodigde doorverbinding tussen 8K0 en 8K7 heeft tot gevolg dat dan de gebufferde databus ook niet bruikbaar is voor adressen E000 tot FFFF, want deze vallen samen met adressen 0000 tot 1FFF.



De print voor de adresdecodering en busbuffers

De schakelingen van afb. 1 en 2 zijn samen op een print gezet. Het printontwerp is in afb. 3 te vinden, de componentenopstelling in afb. 4. Nadat de print van componenten is voorzien en goed is gecontroleerd, kan de adres- en databus worden aangesloten. Bij de componentenopstelling staan bij de desbetreffende aansluitingen de overeenkomende connectoraansluitingen van de KIM expansion-connector. Niet vergeten moet worden het R/W-sigitaal en decode enable (application connector K aan 8K0) aan te sluiten. De verbindingen tussen de KIM-connector en de print moeten zo kort mogelijk worden gehouden.

De ongebufferde databus is op de print weer beschikbaar voor geheugenuitbreiding in het gedeelte 0300 tot 13FF. De voeding is gemakkelijk van de KIM-voeding af te tappen,

het stroomverbruik is ongeveer 100 mA maximaal.

De juiste werking van de print is te controleren door de KIM met de print in werking te stellen. Als alles goed is, werkt de KIM normaal. Bij het kiezen van een adres boven adres 2000 zal de KIM als data het paginanummer van het geheugenadres laten zien bijvoorbeeld adres 2000 geeft op de KIM-display's 2000 20.

4K RAM geheugen

We hebben nu de mogelijkheid veel geheugen toe te voegen, een print met veel geheugen en weinig plaats innemend is een goede aanvulling.

Een snel in prijs dalend geheugen IC is het type 2114, een 1K x 4 bit statisch RAM geheugen. Voor 1K byte RAM geheugen zijn maar twee stuks 2114 nodig. Op een print van het Eurocard formaat (10 x 16 cm) kunnen we makkelijk 8 stuks 2114 IC's kwijt, in totaal 4K byte RAM.

Bij de 2114 zijn de data in- en uitgangen gecombineerd, waardoor het aantal aansluitpennen beperkt blijft tot 18 en geen tri-state buffers nodig zijn, zoals bij de 2102 IC's op de BEM-1 print. De aansluitingen van de 2114 zijn te zien in afb. 5, het schema van de 4K RAM print in afb. 6. Het schema is erg eenvoudig, alleen een stel 2114 IC's, trekweerstand voor de chip-select lijnen, in overeenstemming met de andere geheugenprints S1, S2, S3 en S4 genoemd, en een aantal ontkoppelcondensatoren. De print voor de 4K RAM is enkelzijdig, een aantal doorverbindingen was onvermijdelijk. Dit nadeel weegt niet op tegen de kosten van een dubbelzijdige print. De componentenopstelling is in afb. 7 te zien. De IC's kunnen het beste in IC-voetjes worden geplaatst, verwisselen van een verkeerd IC is dan veel gemakkelijker.

De printconnector

De 4K RAM print wordt voorzien van een (DIN 41617) 31 polige connector, dezelfde als van de BEM-1 en de EPROM print. Ook de aansluitingen zijn op dezelfde plaatsen van de connector geplaatst. Omdat er 4K RAM op de print aanwezig is, moeten er nog twee selectielijnen (S3, S4) extra worden toegevoerd. Twee nog niet gebruikte connector-aansluitingen worden hiervoor gebruikt (16 = S3, 14 = S4).

De connectoraansluitingen inclusief deze uitbreiding zijn in tabel 1 opgenomen.

De BEM-1, de EPROM print en de 4K RAM-print zijn zo volledig uitwisselbaar. Inplaats van een BEM-1 print kan een 4K RAM print worden gebruikt met slechts IC1 tot en met IC4 aanwezig bijvoorbeeld, de 4K RAM-print is dan gereduceerd tot 2K RAM.

De 4K RAM-print kan in het KIM geheugengedeelte 0300 tot 13FF worden geplaatst, dat dan geheel vol is. In combinatie met de busbuffer en adresdecoderingsprint is uitbreiding met 16K, maximaal 24K RAM geen probleem. Nog meer geheugen zal weer busbuffers vereisen.

De voeding van de 4K RAM-print

Een 2114 IC neemt volgens de specificaties maximaal 100 mA voedingsstroom op. Er

bestaat een low power versie, de 2114L met een maximaal stroomverbruik van 65 mA. De gehele print zal met 2114 IC's 0,8 A opnemen. Metingen aan twee 4K RAM-prints gaven een stroomverbruik van gemiddeld 0,4 A te zien. Twee 4K RAM prints zullen dus op een 1A/5 V voeding kunnen worden aangesloten, te realiseren met een 7805 stabilisator.

Toepassen van andere geheugenprinten

Misschien heeft u al extra geheugen toegepast, er zijn bijvoorbeeld verschillende 8K RAM kaarten in de handel, zoals de Memory Plus kaart. Deze geheugenkaarten hebben meestal adresdecoderingsschakelingen op de print zelf. De plaats waar de RAM in het geheugengebied wordt geplaatst is in te stellen met schakelaars op de print. Het toevoeren van de selectielijnen is dan niet nodig. Het bufferen van de data- en adresbus is wel aan te bevelen. Hiervoor is de busbufferprint ook goed bruikbaar. De print wordt op dezelfde wijze als boven beschreven op de KIM-1 aangesloten. Alleen IC7, waar de 1K selectiesignalen mee worden opgewekt kan worden weggelaten. Het 'decode enable' signaal komt wel van de busbufferprint en niet van de geheugenkaart.

Op een busbufferprint kan zonder meer 24K RAM of ROM in de vorm van de hier beschreven 4K RAM print, EPROM print, BEM-1 of andere geheugenkaarten zonder databuffers zoals de Memory Plus kaart, worden aangesloten.

Tabel 1 De aansluitingen van de 31-polige connector volgens DIN 41617.

Pen	Functie
1	GND
2	GND
3	A7
4	A8
5	A9
6	S2
7	D6
8	D4
9	D2
10	D0
11	NC
12 -	5 V
13	+12 V
14	S4
15	R/W
16	S3
17	D1
18	D3
19	D5
20	D7
21	A0
22	A4
23	A3
24	A2
25	A1
26	S1
27	RAM R/W
28	A5
29	A6
30	+5V
31	+5 V

afb. 3 Het printontwerp van de print voor de busbuffers en de adresdecodeerschakeling.

afb. 4 Componentenopstelling van de print voor de busbuffers en de adresdecodeerschakeling.

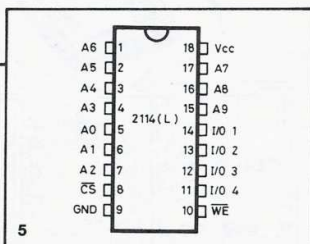
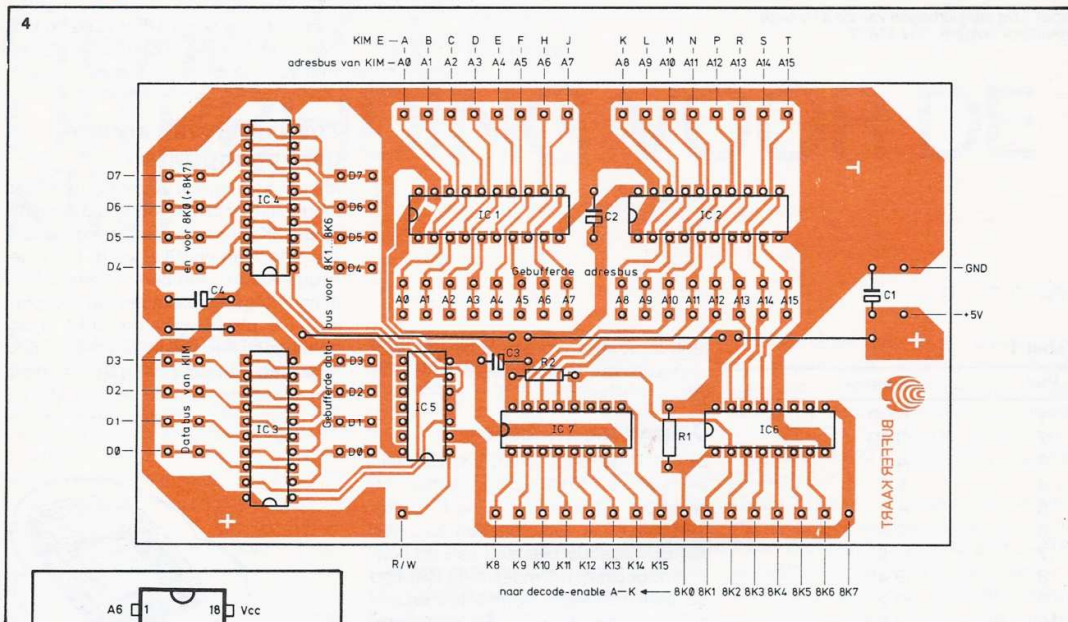
afb. 5 Aansluitgegevens van het geheugen-IC 2114.

afb. 6 Principeschema van de 4K RAM-print.



HARDWARE

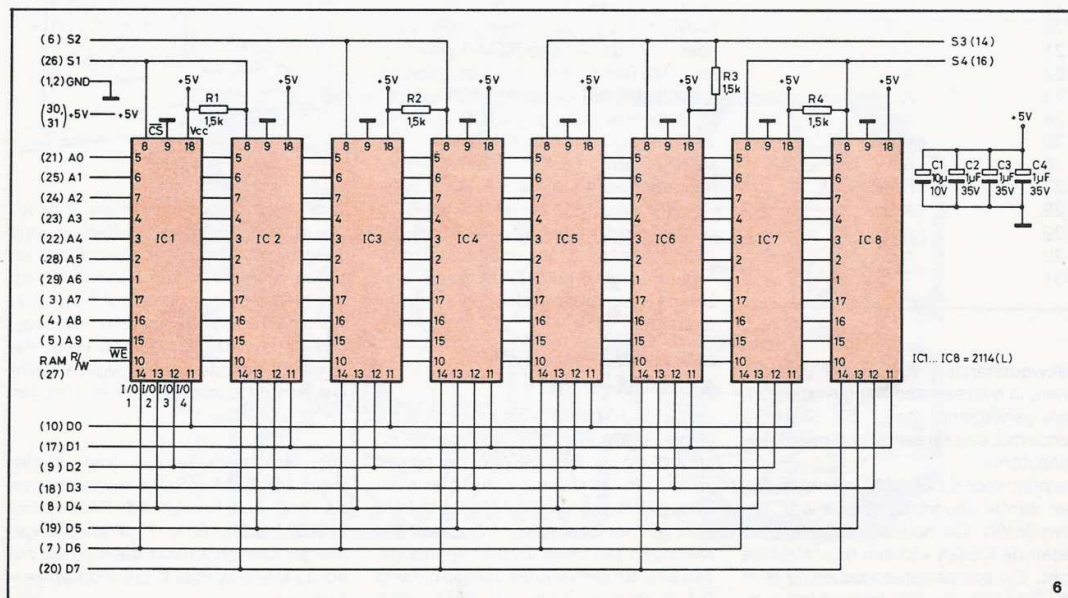
geheugen uitbreiding



afb. 4 Componentenopstelling van de print voor de busbuffers en de adresdecodeerschakeling.

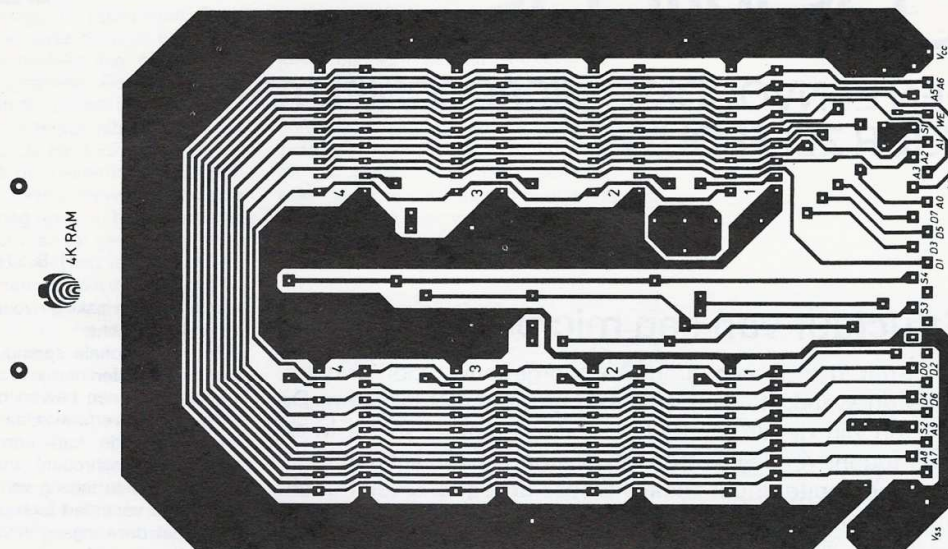
afb. 5 Aansluitgegevens van het geheugen-IC 2114.

afb. 6 Principeschema van de 4K RAM-print.





7



afb. 7 Printontwerp van de 4K-RAM print
afb. 8 Componentenopstelling van de 4K
RAM-print.

8

